

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Nobutaka SHINOHARA, et al.

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: HEREWITH

FOR: SERIAL TRANSMISSION PATH SWITCHING SYSTEM

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231



SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	10-268418	September 22, 1998
Japan	10-319569	November 10, 1998
Japan	10-319571	November 10, 1998

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - ☐ are submitted herewith
 - ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Marvin J. Spivak

Registration No. 24,913

C. Irvin McClelland
Registration Number 21,124

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

JCS18 U.S. PTO
09/400428
09/21/99

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
this Office.

願 年 月 日
Date of Application:

1998年 9月22日

願 番 号
Application Number:

平成10年特許願第268418号

願 人
Applicant(s):

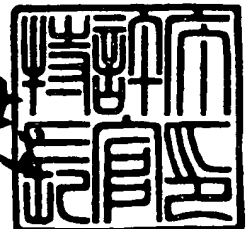
株式会社東芝

CERTIFIED COPY OF
PRIORITY DOCUMENT

1999年 8月11日

特許庁長官
Commissioner,
Patent Office

伴佐山建志



出証番号 出証特平11-3056427

【書類名】 特許願

【整理番号】 A009804508

【提出日】 平成10年 9月22日

【あて先】 特許庁長官 殿

【国際特許分類】 H04Q 1/00

【発明の名称】 マトリクススイッチ装置

【請求項の数】 4

【発明者】

 【住所又は居所】 東京都日野市旭が丘3丁目1番地の1 株式会社東芝日野工場内

 【氏名】 稲垣 良男

【発明者】

 【住所又は居所】 東京都日野市旭が丘3丁目1番地の1 株式会社東芝日野工場内

 【氏名】 井出 和彦

【特許出願人】

 【識別番号】 000003078

 【氏名又は名称】 株式会社 東芝

【代理人】

 【識別番号】 100058479

 【弁理士】

 【氏名又は名称】 鈴江 武彦

 【電話番号】 03-3502-3181

【選任した代理人】

 【識別番号】 100084618

 【弁理士】

 【氏名又は名称】 村松 貞男

【選任した代理人】

 【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9705037

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 マトリクススイッチ装置

【特許請求の範囲】

【請求項1】 N系統のデジタル信号の伝送経路を、M系統のデジタル信号の伝送経路に選択的に交換するマトリクススイッチと（N、Mは自然数であり、 $N=M$ の場合も有り得る）、

前記M系統のデジタル信号の伝送経路のそれぞれに対して設けられ、これらの伝送経路を伝送される信号の各々の高周波側の周波数特性の利得を上昇させるM個の周波数帯域拡張手段と、

前記M個の周波数帯域拡張手段のそれぞれに対して設けられ、前記M個の周波数帯域拡張手段からの信号に対してそれぞれバッファ処理を施すM個のバッファ増幅器とを具備することを特徴とするマトリクススイッチ装置。

【請求項2】 N系統のデジタル信号の伝送経路を、M系統のデジタル信号の伝送経路に選択的に交換するマトリクススイッチと（N、Mは自然数であり、 $N=M$ の場合も有り得る）、

前記M系統のデジタル信号の伝送経路のそれぞれに対して設けられ、これらの伝送経路を伝送される信号の各々を正および負の差動信号に変換するM個の変換手段と、

前記M個の変換手段の各々に対して設けられ、それぞれの変換手段から出力される正の差動信号の高周波側の周波数特性の利得を上昇させるM個の第1の周波数帯域拡張手段と、

前記M個の変換手段の各々に対して設けられ、それぞれの変換手段から出力される負の差動信号の高周波側の周波数特性の利得を上昇させるM個の第2の周波数帯域拡張手段と、

前記M系統のデジタル信号の伝送経路のそれぞれに対して設けられ、自系統に対応する前記第1および第2の周波数帯域拡張手段からの前記差動信号がそれぞれ入力され、この差動信号をシングルの信号に戻し、バッファ処理を施して出力するM個のバッファ増幅器とを具備することを特徴とするマトリクススイッチ装置。

【請求項3】 前記周波数帯域拡張手段は、高域通過フィルタであることを特徴とする請求項1または2に記載のマトリクススイッチ装置。

【請求項4】 N系統のデジタル信号の伝送経路を、M系統のデジタル信号の伝送経路に選択的に交換するマトリクススイッチと（N、Mは自然数であり、 $N=M$ の場合も有り得る）、

前記M系統のデジタル信号の伝送経路のそれぞれに対して設けられ、それぞれの系統の伝送経路を伝送される信号の各々に対してバッファ処理を施して出力するM個のバッファ増幅器とを具備し、

前記デジタル信号のビットレートに対して前記マトリクススイッチの動作速度を100倍以上としたことを特徴とするマトリクススイッチ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えば放送局内映像分配システムに使用され、映像信号の分配を行うためのマトリクススイッチ装置に関する。

【0002】

【従来の技術】

放送局内などに設置される映像分配システムは、マトリクススイッチ装置SWをその中核として図5に示すように構成される。マトリクススイッチ装置SWは、制作スタジオST、番組サーバSV、回線入出力部IO、およびマスター室M1～Mnの間での映像信号の伝送ルートを切り替えることで、映像信号の自在な分配を可能にするものである。

【0003】

図6に、従来のマトリクススイッチ装置SWの構成を示す。N個のデジタル映像信号入力（input）は、マトリクススイッチ部1に与えられる。このマトリクススイッチ部1は、半導体スイッチング素子をN行×M列に配列したもので、外部からのコントロール信号に応じて各スイッチング素子の開閉を制御することで入力信号を交換し、M個の信号を出力するものである。

【0004】

マトリクススイッチ部 1 では、伝送される符号列の不均一さにより出力信号にジッタが生じる。このジッタを低減し、受信部（図示せず）での信号再生を容易にするために、上記の従来構成ではリタイミング部 2 を設けている。

【0005】

リタイミング部 2 では、マトリクススイッチ部 1 からの M 個の出力信号がそれぞれクロック信号抽出回路 2 1 および D-フリップフロップ（D-F F）回路 2 2 に入力される。そして、クロック信号抽出回路 2 1 にてクロックが抽出されたのち、このクロックで D-F F 回路 2 2 がラッチ（リタイミング）されることで、映像信号のジッタ成分が取り除かれる。リタイミング部 2 からの出力は、出力バッファ部 3 を介して出力される。このようにして、N 個の入力信号から M 個の出力信号が得られる。

【0006】

ところで、近年の放送局で取り扱われる映像信号の種別は多種多様に渡っている。すなわち、旧来の N T S C（National Television System Committee）信号のみならず、H D T V（High Definition Television）信号、E D T V（Extended Definition Television）信号などの信号を処理する必要性が生じてきている。さらに将来においては、M P E G（Moving Picture Experts Group）信号などの圧縮信号を取り扱う必要性が生じるのは明らかである。

【0007】

これらの信号は、それぞれ異なる情報量を有しており、また伝送レートも異なる。例えば N T S C 信号に対して、H D T V 信号は約 10 倍の伝送レートを有する。このため当業界では、伝送レートの異なる信号を同時に取り扱ことの可能な映像分配システムが要望視されている。

【0008】

ところが、従来のマトリクススイッチ装置 S W においては、リタイミング部 2 におけるクロック抽出回路 2 1 が、固定的な伝送レートの信号にしか対処できない。このため、伝送レートの異なる（マルチレートの）信号を取り扱うためには、それぞれの信号専用のマトリクススイッチ装置を設ける必要があり、映像分配システムの複雑化、大規模化、さらには高コスト化を招いていた。

【0009】

【発明が解決しようとする課題】

以上述べたように従来のマトリクススイッチ装置は、取り扱い可能な映像信号の伝送レートが固定的であるため、マルチレートの信号を取り扱うためには映像分配システムの複雑化、大規模化、高コスト化を招くなどの不具合があった。

【0010】

本発明は上記事情によりなされたもので、その目的は、マルチレートの映像信号に対応可能なマトリクススイッチ装置を提供することにある。

なお、本明細書中では、「映像信号」なる用語は画像情報のみを含む信号ではなく、音声成分や同期信号なども含むものとする。

【0011】

【課題を解決するための手段】

上記目的を達成するために本発明は、N系統のデジタル信号の伝送経路を、M系統のデジタル信号の伝送経路に選択的に交換するマトリクススイッチと（N、Mは自然数であり、 $N=M$ の場合も有り得る）、前記M系統のデジタル信号の伝送経路のそれぞれに対して設けられ、これらの伝送経路を伝送される信号の各々の高周波側の周波数特性の利得を上昇させるM個の周波数帯域拡張手段と、前記M個の周波数帯域拡張手段のそれぞれに対して設けられ、前記M個の周波数帯域拡張手段からの信号に対してそれぞれバッファ処理を施すM個のバッファ増幅器とを具備することを特徴とする。

【0012】

このように構成することで、マトリクススイッチから出力されるM系統（必ずしも全ての系統の伝送経路に信号が流れるとは限らない）のデジタル信号に対して、周波数帯域拡張手段により高周波帯域にピーキングがかけられる。これによりジッタ成分が低減される。周波数帯域拡張手段は、例えば高域通過フィルタとして、抵抗器とコンデンサの並列回路などの簡単な回路により構成できる。これによりクロック成分を必要とすることなくジッタ低減を行えるようになるので、マルチレート化が可能となる。

【0013】

また第2の本発明は、N系統のデジタル信号の伝送経路を、M系統のデジタル信号の伝送経路に選択的に交換するマトリクススイッチと（N、Mは自然数であり、 $N=M$ の場合も有り得る）、前記M系統のデジタル信号の伝送経路のそれぞれに対して設けられ、これらの伝送経路を伝送される信号の各々を正および負の差動信号に変換するM個の変換手段と、前記M個の変換手段の各々に対して設けられ、それぞれの変換手段から出力される正の差動信号の高周波側の周波数特性の利得を上昇させるM個の第1の周波数帯域拡張手段と、前記M個の変換手段の各々に対して設けられ、それぞれの変換手段から出力される負の差動信号の高周波側の周波数特性の利得を上昇させるM個の第2の周波数帯域拡張手段と、前記M系統のデジタル信号の伝送経路のそれぞれに対して設けられ、自系統に対応する前記第1および第2の周波数帯域拡張手段からの前記差動信号がそれぞれ入力され、この差動信号をシングルの信号に戻し、バッファ処理を施して出力するM個のバッファ増幅器とを具備することを特徴とする。

【0014】

このようにすると、デジタル信号が正および負の差動信号の状態でそれぞれ波形整形され、出力段階においてシングルに戻される。これにより上記と同様の効果に加え、このマトリクススイッチ装置からの出力信号を受信する受信側装置（各マスター室における受信機など）における動作点を安定に保つことが可能となる。

【0015】

また第3の本発明は、N系統のデジタル信号の伝送経路を、M系統のデジタル信号の伝送経路に選択的に交換するマトリクススイッチと（N、Mは自然数であり、 $N=M$ の場合も有り得る）、前記M系統のデジタル信号の伝送経路のそれぞれに対して設けられ、それぞれの系統の伝送経路を伝送される信号の各々に対してバッファ処理を施して出力するM個のバッファ増幅器とを具備し、

前記デジタル信号のビットレートに対して前記マトリクススイッチの動作速度を100倍以上としたことを特徴とする。

【0016】

すなわち、デジタル信号のビットレートに対して動作速度の非常に速いマト

リクススイッチを使用することで、デジタル信号の識別再生を行う際の余裕が大きくなる（発明の実施の形態において詳しく説明する）。このため、ジッタを低減する部分を削除することが可能となり、装置のシンプル化、低コスト化に寄与できる。

【0017】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を詳細に説明する。

（第1の実施形態）

図1は、本発明の第1の実施形態に係わるマトリクススイッチ装置の構成を示す図である。図1に示すマトリクススイッチ装置は、マトリクススイッチ部1からのM個の信号をジッタ低減部6に入力し、ジッタ低減部6から出力される信号を出力バッファ部7を介して出力信号として取り出すものである。ジッタ低減部4は、ジッタ低減回路61～6Mを備え、M個の入力信号（シングル）がそれぞれジッタ低減回路61～6Mに入力される。ジッタ低減回路61～6Mからの信号は、出力バッファ部7に備えられたバッファ増幅器71～7Mにそれぞれ入力され、出力信号として外部に取り出される。

【0018】

本実施形態におけるジッタ低減回路61～6Mは、図2（a）に示すように例えば抵抗器RとコンデンサCとを並列に接続したハイパスフィルタとして構成される。

【0019】

このように構成すると、マトリクススイッチ部1からの信号のそれぞれに対してジッタ低減回路61～6Mにより、それぞれ周波数特性の高域側でピーキングがかけられることになる。すなわち図7に示すように、ジッタ低減回路61～6Mを設けることで高周波域の利得を上げることができる。

【0020】

これにより、高周波数特性が改善され、信号に含まれるジッタ成分が抑圧される。しかもこの構成によれば、クロック信号に依存しない形でのジッタ低減を実現することができる。これにより、入力信号のビットレートによらず、マルチレ

ート信号に対するジッタ抑圧が可能となる。

【0021】

このように本実施形態によれば、マトリクススイッチ部1からの信号のそれぞれを、ジッタ低減部6におけるジッタ低減回路61～6Mを介して出力バッファ部7に入力し、出力信号として取り出す。ここで、ジッタ低減回路61～6Mを、抵抗器RおよびコンデンサCの並列回路として構成するようにしている。

【0022】

これにより、クロック信号を使用せずに信号の波形整形（ジッタ低減）を行うことができ、その結果、単体でマルチレート信号に対応可能なマトリクススイッチ装置を提供できる。

【0023】

また、マルチレート信号に対応可能となったことで、既存の設備を更新する際に接続端子を自由に選択できるようになるので、便利である。すなわち、従来、マルチレート対応として知られていたこの種の装置は、各種レートの信号を入力できたものの、それを出力する端子が固定的に設定されていた。すなわち複数ある入出力端子のうち、端子AはNTSC用、端子BはHDTV用…などとなっていた。ところが本発明ではこの点が改善され、信号ビットレートにより使用できる入出力端子（図示せず）が制限されないという利点がある。

【0024】

ところで、各バッファ増幅器71～7Mの片方の入力端子には、ある閾値のバイアス電圧 V_{th} が供給されている。これは、シングルの信号を取り扱っていることによるもので、受信側における動作点の変動を引き起こしやすい。このため、例えば可変抵抗器（図示せず）などにより各チャネルにおける動作点の安定化を図る必要がある。次の実施形態では、その必要を無くすことのできる例を説明する。

【0025】

（第2の実施形態）

図3は、本発明の第2の実施形態に係わるマトリクススイッチ装置の構成を示す図である。図3に示すマトリクススイッチ装置は、マトリクススイッチ部1か

らの出力信号をジッタ低減部4に入力し、ジッタ低減部4から出力される差動信号を出力バッファ部5を介して出力信号として取り出すものである。ジッタ低減部4では、M個の入力信号（シングル）がそれぞれ差動信号生成回路411～41Mに入力され、これにより入力信号が差動信号に変換される。

【0026】

この差動信号は、それぞれジッタ低減回路421～42Mに入力される。ジッタ低減回路421～42Mからの信号は、出力バッファ部5に備えられたバッファ増幅器51～5Mにそれぞれ入力され、出力信号として外部に取り出される。

【0027】

本実施形態におけるジッタ低減回路421～42Mは、図2（b）に示すように、図2（a）に示すジッタ低減回路61～6Mを、正の差動信号および負の差動信号のそれぞれに対して設けたものとなっている。

【0028】

このように構成すると、マトリクススイッチ部1からの正負の差動信号のそれぞれに対して、ジッタ低減回路421～42Mによりそれぞれ周波数特性の高域側でピーキングがかけられることになる。これにより高周波数特性が改善され、信号に含まれるジッタ成分が抑圧される。これにより、上記第1の実施の形態と同様に、入力信号のビットレートによらずマルチレート信号に対するジッタ抑圧が可能となる。

【0029】

さらに上記構成では、差動信号の状態ではジッタを低減したのち、出力バッファ部5にて再びシングル信号にした状態で出力するようにしている。このため、受信側における動作点を常に安定した状態に保つことが可能となる。

【0030】

上記第1の実施形態においては、ジッタ低減をシングル信号の状態のまま行っていたため、動作点の変動しやすく、可変抵抗器などを用いて個々のチャネルごとに調整を行う必要があった。このためチャネル数が増えると、それに伴い煩雑な手間を要することになる。本実施形態においてはこの点が改善され、動作点調整の必要がなくなるので、より利便性の高いマトリクススイッチ装置を提供でき

る。このほか、同相ノイズの低減という効果も得ることができる。

【0031】

(第3の実施形態)

図4は、本発明の第3の実施形態に係わるマトリクススイッチ装置の構成を示す図である。図4に示すマトリクススイッチ装置は、マトリクススイッチ部1からの出力信号をそのまま出力バッファ部3を介して外部に出力するものとなっている。すなわち、ジッタを低減する部分を削除している。

【0032】

本実施形態においては、比較的低いビットレートを持つ信号を取り扱う場合を想定している。映像信号にはNTSC、HDTV、MPEG、IEEE1394インタフェースなど様々な信号がある。これらの信号は様々なビットレートを持っている。ちなみに、NTSC信号は170～270Mbps、HDTV信号は1.485Gbps、MPEG信号は数(2～4)Mbps、IEEE1394インタフェース信号は100M～3.2Gbpsのビットレートをそれぞれ持っている。

【0033】

例えばHDTV信号とMPEG信号とを比較すると、MPEG信号に対してHDTV信号のほう約1000倍のオーダのビットレートを有する。そこで、HDTV信号専用として設計されたマトリクススイッチをMPEG信号やその近辺のビットレートの信号に対して使用することで、ジッタが問題にならなくなる。

【0034】

すなわち、マトリクススイッチ部1を構成するスイッチング素子の動作速度を、取り扱う信号のビットレートに対して1000倍程度高速にすることで、データ識別を行う際の余裕が大きくなり、ジッタの存在如何によらず確実なデータ識別が可能となる。

【0035】

図8を参照して、このことを説明する。図8(a)は、マトリクススイッチ部1の動作速度と信号ビットレートが比較的近い場合を示す。この場合、データ識別を行う際の余裕が小さく、信号再生時におけるビット誤りを避けるためにはジ

ジッタを低減する必要がある。一方、図 8 (b) は、信号ビットレートに対してマトリクススイッチ部 1 の動作速度が高速の場合を示す。この場合、データ識別の際の余裕が大きく、識別点がずれたとしてもビット誤りを生むことがない。したがって、ジッタを削減せずとも、確実なデータ識別を行える。

【0036】

このように本実施形態では、取り扱う信号のビットレートに対してマトリクススイッチ部 1 の動作速度が高速（1000 倍程度あるいはそれ以上）の場合に限り、ジッタを低減する部分を削除した構成を示した。これにより、映像分配システムのシンプル化を図れるようになり、低コスト化などの種々の利点を得ることができる。

【0037】

なお、取り扱う信号のビットレートに対してマトリクススイッチ部 1 の動作速度が 100 倍程度あれば、実用上は十分であることが知られている。例えば 2 Mbps のビットレートを持つ信号に対して、マトリクススイッチ部 1 の動作速度が 1 Gbps もあれば、実用上問題ない（この場合両者の速度比は 500 となる）。また、取り扱う信号のビットレートに対してマトリクススイッチ部 1 の動作速度が速ければ速いほど良いことは言うまでもない。取り扱い可能な信号の種類がさらに増えるからである。したがって本実施形態では、取り扱う信号のビットレートに対してマトリクススイッチ部 1 の動作速度を 1000 倍程度としたが、これに限らず、取り扱う信号のビットレートに対してマトリクススイッチ部 1 の動作速度が少なくとも 100 倍以上であれば、本実施形態で述べた効果を得られることを述べておく。

【0038】

なお、本発明は上記実施の形態に限定されるものではなく、例えばジッタ低減回路 61～6M、421～42M の構成においても、アクティブの素子を使用するなど種々変形した例が考えられる。その他、本発明の要旨を逸脱しない範囲で種々の変形実施を行うことができる。

【0039】

【発明の効果】

以上詳述したように本発明によれば、マルチレートの映像信号に対応可能なマトリクススイッチ装置を提供することが可能となる。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施形態に係わるマトリクススイッチ装置の構成を示す図。

【図 2】 図 1 および図 3 の構成におけるジッタ低減回路 61～6M、421～42M の構成を示す図。

【図 3】 本発明の第 2 の実施形態に係わるマトリクススイッチ装置の構成を示す図。

【図 4】 本発明の第 3 の実施形態に係わるマトリクススイッチ装置の構成を示す図。

【図 5】 映像分配システムの構成を示す図。

【図 6】 従来のマトリクススイッチ装置の構成を示す図。

【図 7】 ジッタ低減回路 61～6M、421～42M を設けることにより周波数特性が変化する様子を示す図。

【図 8】 信号ビットレートとマトリクススイッチ部 1 の動作速度との関係において、データ識別の際の余裕が変化する様子を示す図。

【符号の説明】

1…マトリクススイッチ部

6…ジッタ低減部

61～6M、421～42M…ジッタ低減回路

7…出力バッファ部

71～7M…バッファ増幅器

R…抵抗器

C…コンデンサ

411～41M…差動信号生成回路

2…リタイミング部

21…クロック信号抽出回路

22…D-フリップフロップ (D-FF) 回路

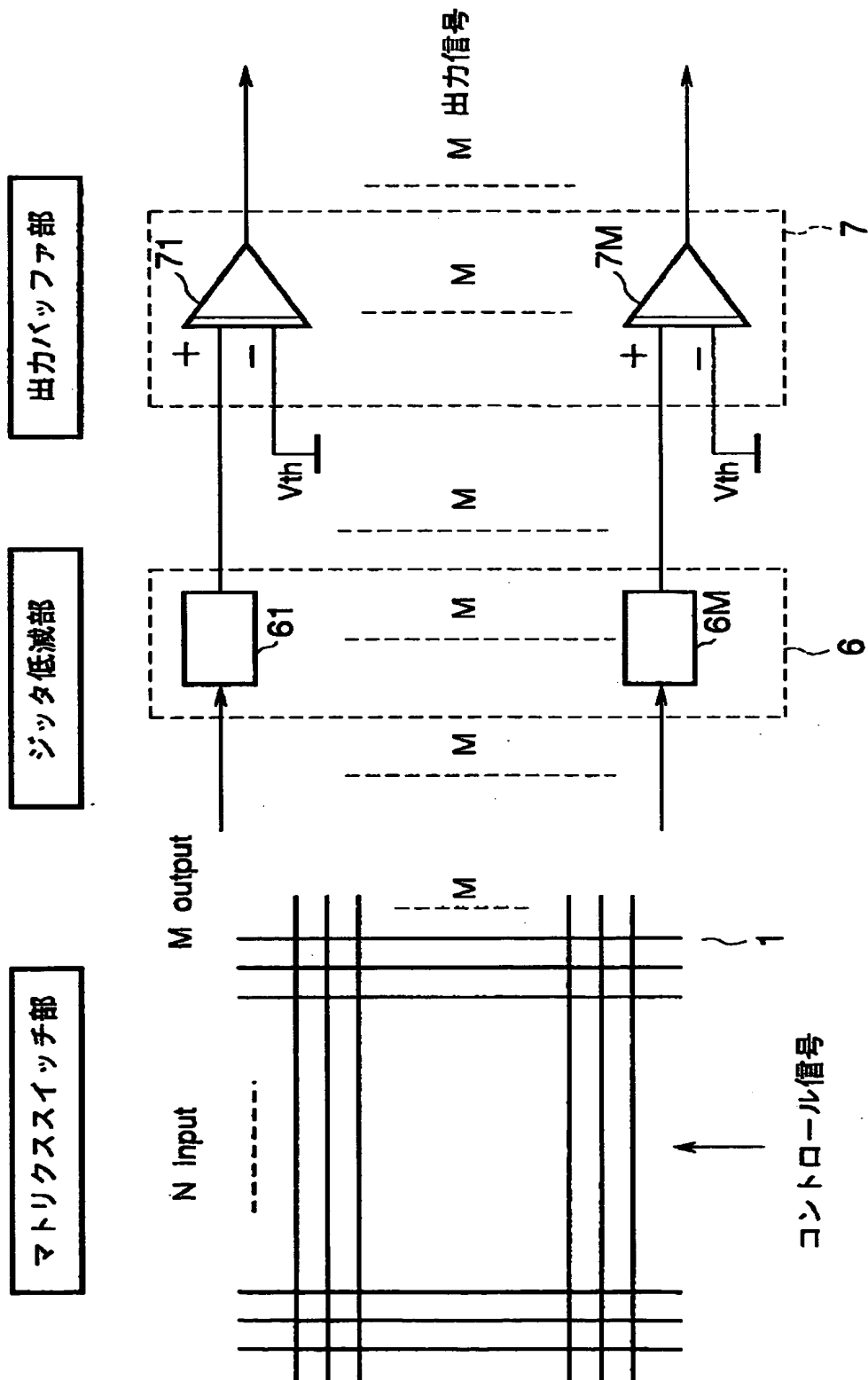
特平 10-268418

3…出力バッファ部

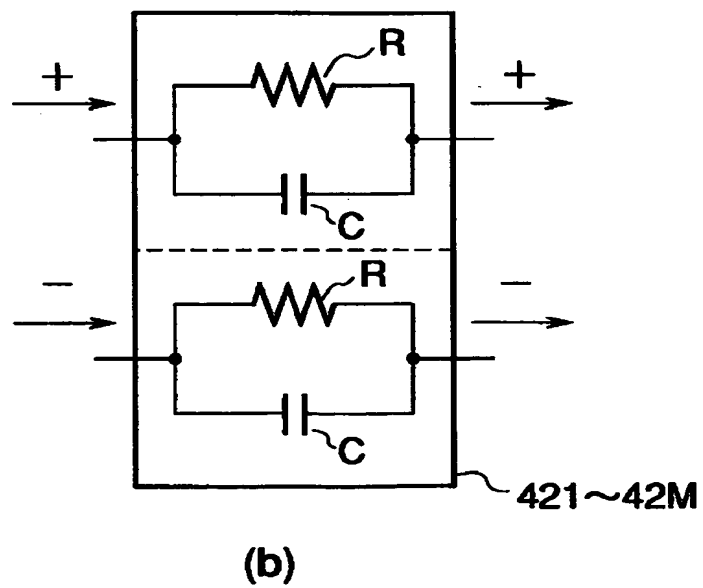
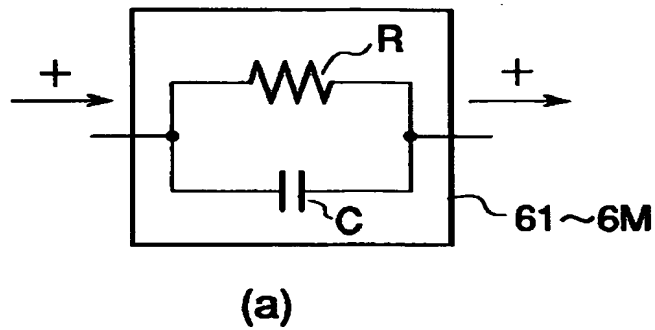
【書類名】

図面

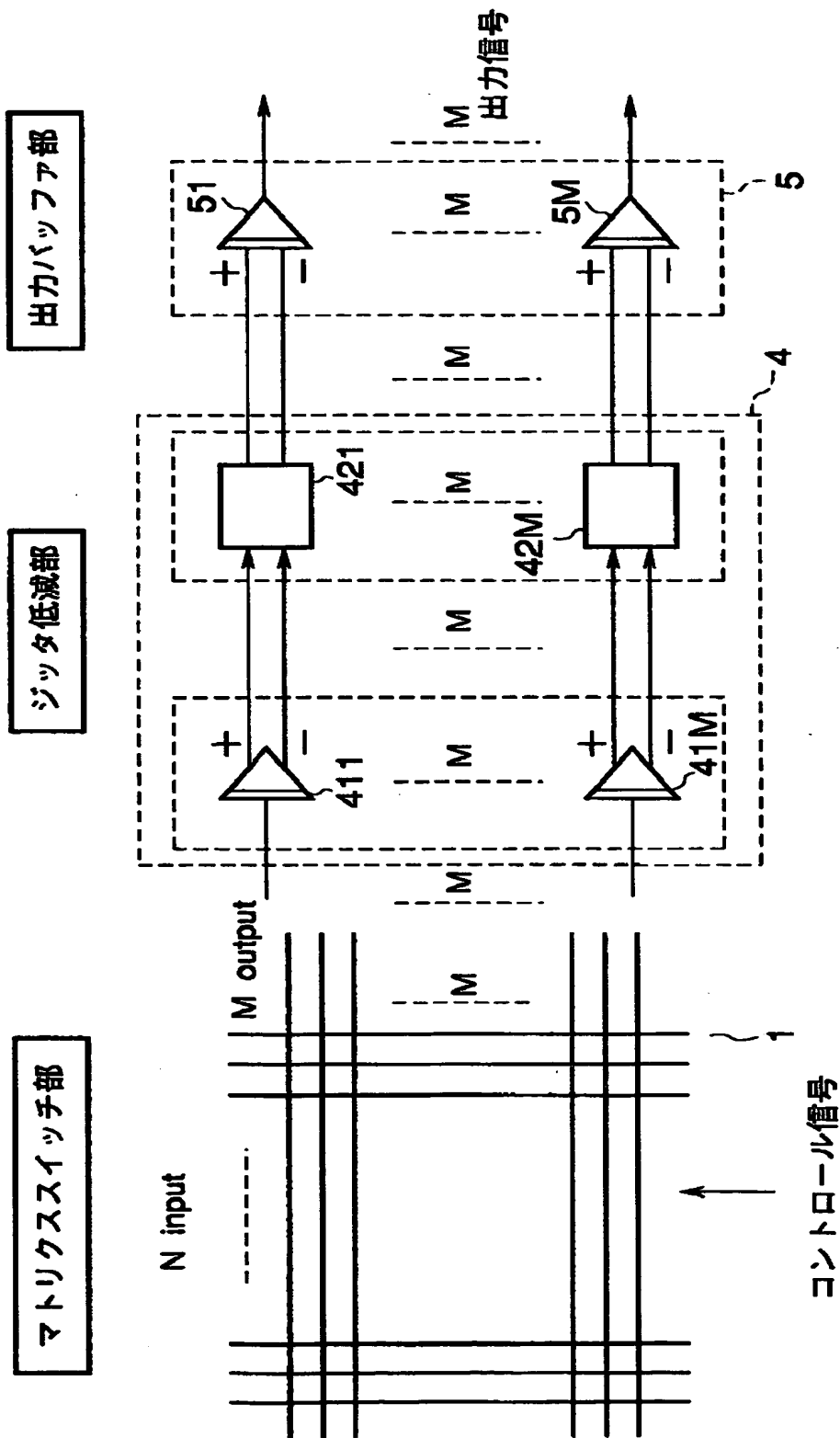
【図 1】



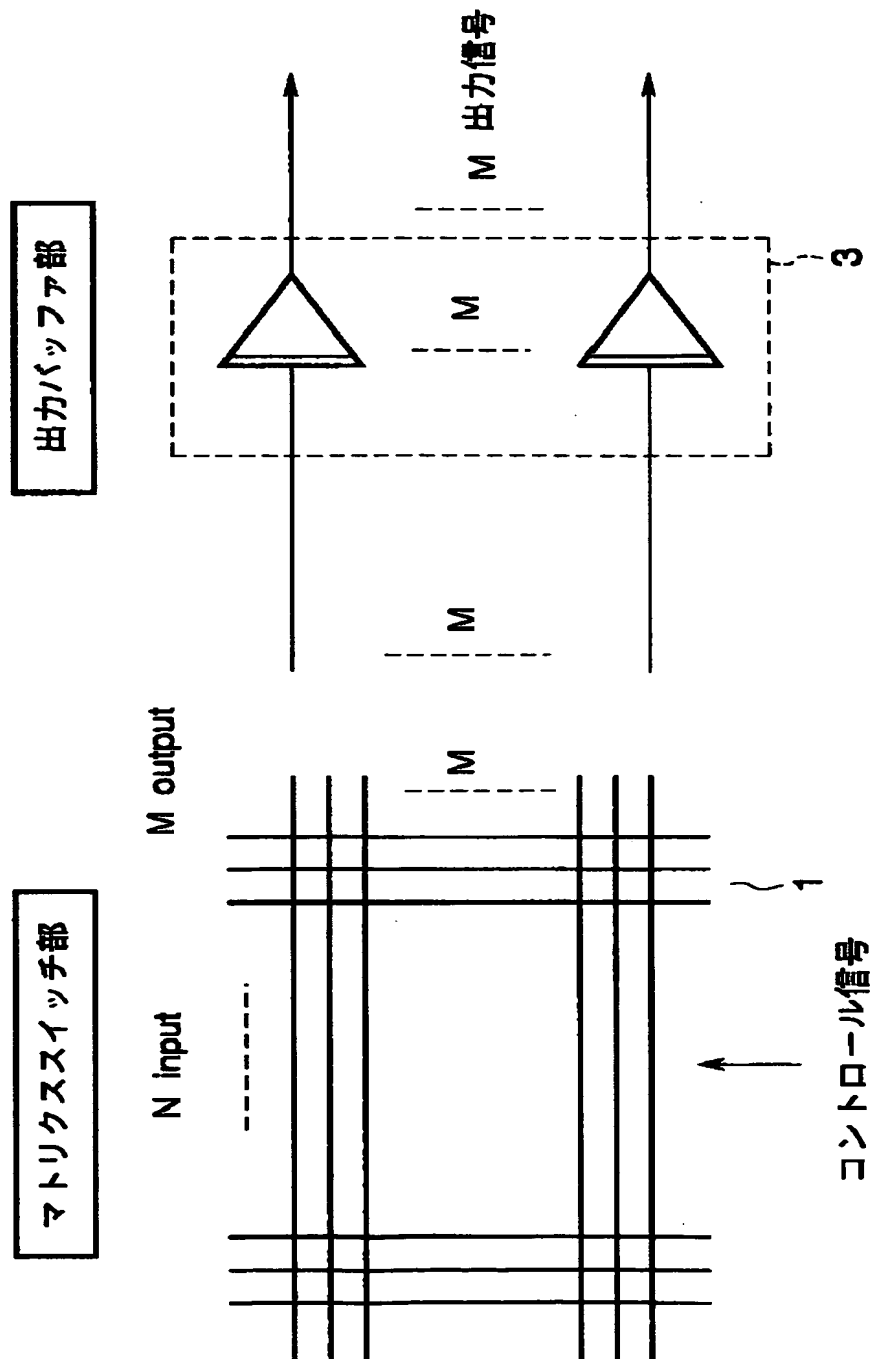
【図 2】



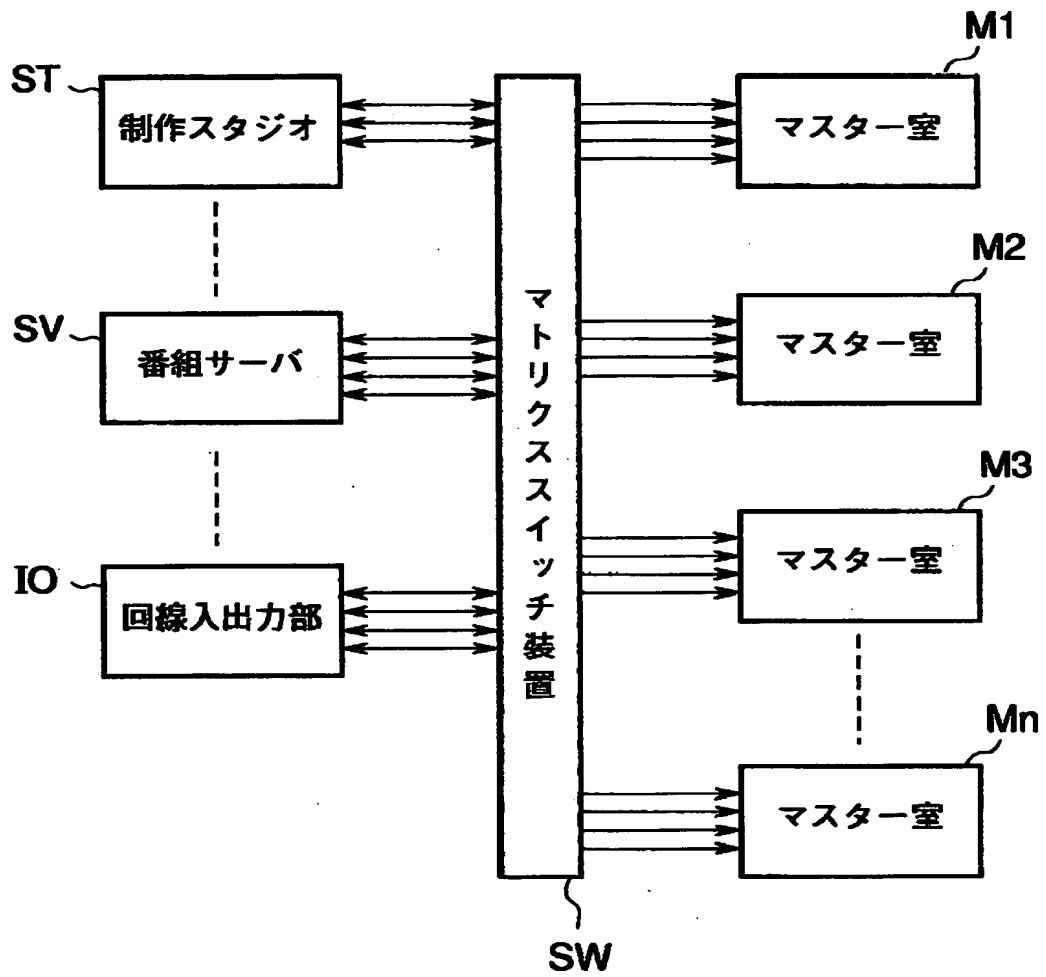
【図 3】



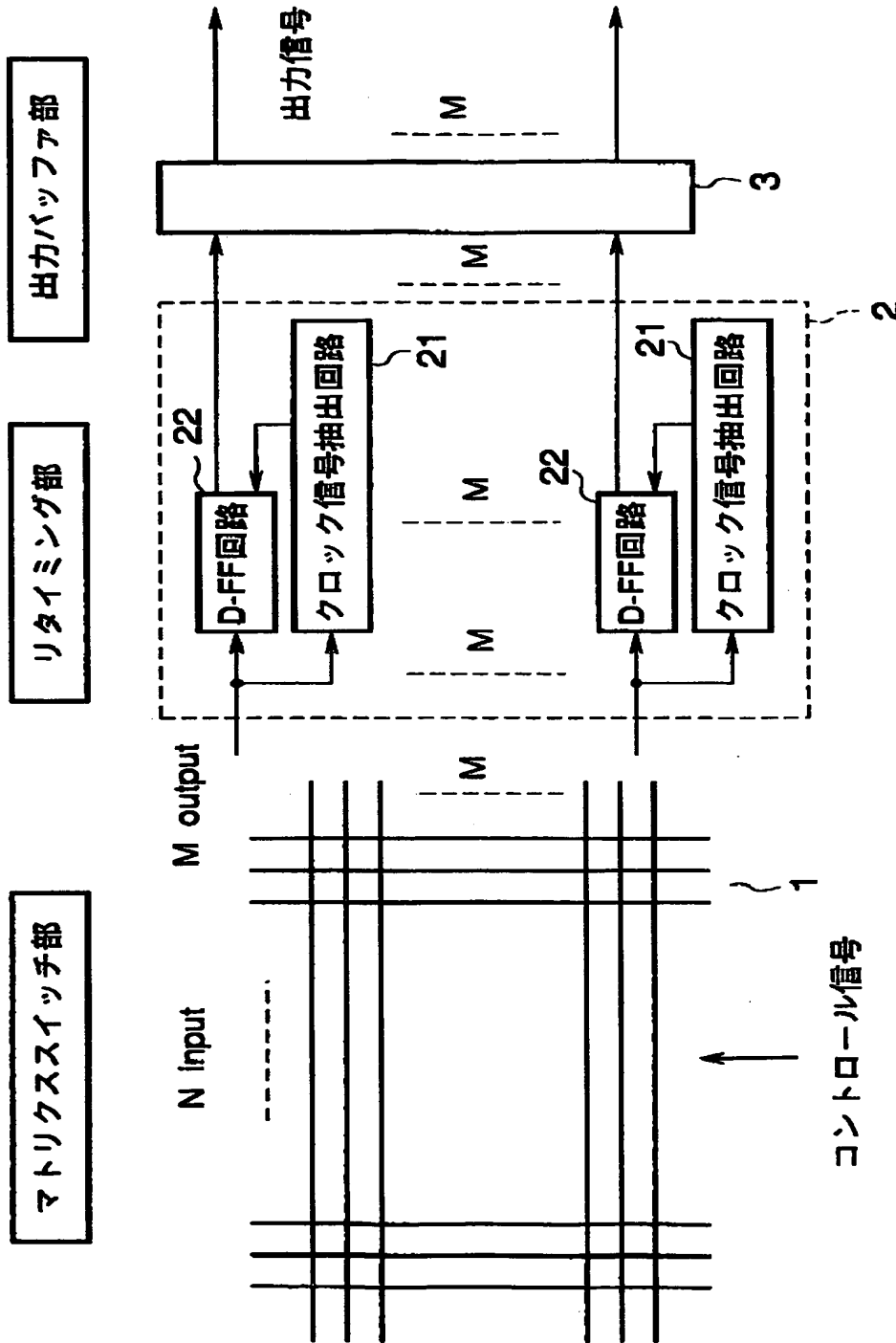
【図 4】



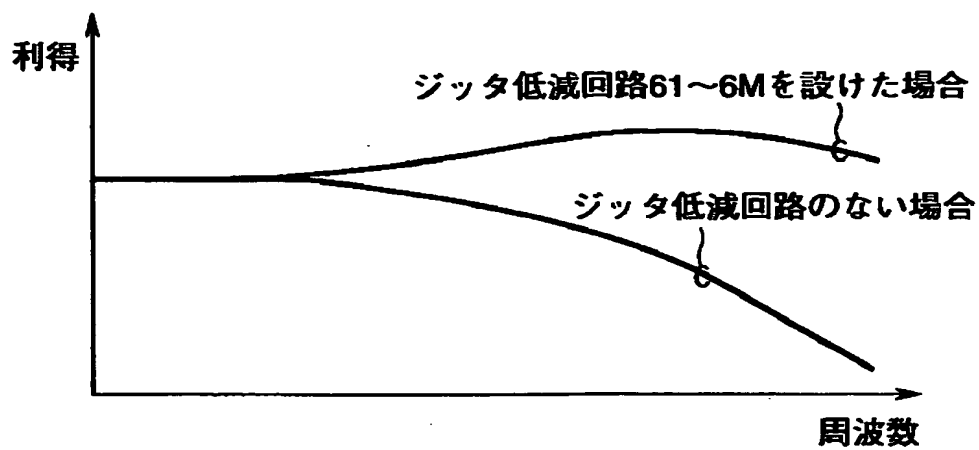
【図5】



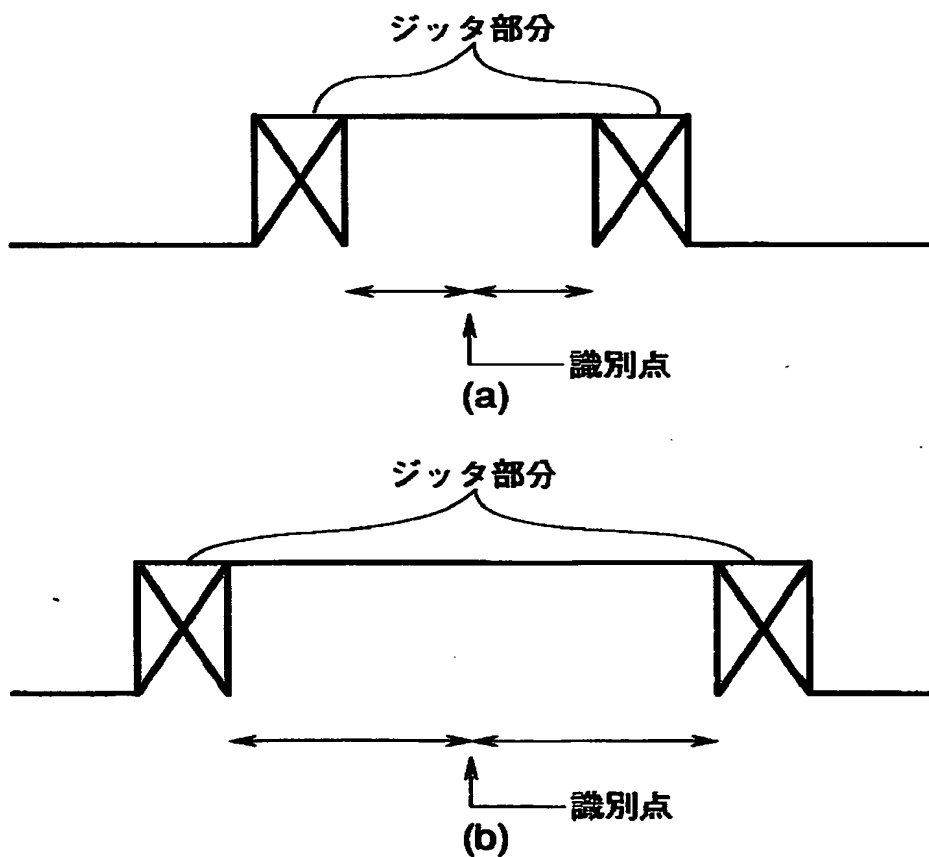
【図6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 マルチレート映像信号に対応可能なマトリクススイッチ装置を提供する。

【解決手段】 マトリクススイッチ部 1 からの信号のそれぞれを、ジッタ低減部 6 におけるジッタ低減回路 61～6M を介して出力バッファ部 7 に入力し、出力信号として取り出す。ここで、ジッタ低減回路 61～6M を、抵抗器 R およびコンデンサ C の並列回路として構成した。

【選択図】 図 1

【書類名】 職権訂正データ
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】
【識別番号】 000003078
【住所又は居所】 神奈川県川崎市幸区堀川町72番地
【氏名又は名称】 株式会社東芝
【代理人】 申請人
【識別番号】 100058479
【住所又は居所】 東京都千代田区霞が関3丁目7番2号 鈴榮内外國
特許法律事務所内
【氏名又は名称】 鈴江 武彦
【選任した代理人】
【識別番号】 100084618
【住所又は居所】 東京都千代田区霞が関3丁目7番2号 鈴榮内外國
特許法律事務所内
【氏名又は名称】 村松 貞男
【選任した代理人】
【識別番号】 100068814
【住所又は居所】 東京都千代田区霞が関3丁目7番2号 鈴榮内外國
特許法律事務所内
【氏名又は名称】 坪井 淳
【選任した代理人】
【識別番号】 100092196
【住所又は居所】 東京都千代田区霞が関3丁目7番2号 鈴榮内外國
特許法律事務所内
【氏名又は名称】 橋本 良郎
【選任した代理人】
【識別番号】 100091351
【住所又は居所】 東京都千代田区霞が関3丁目7番2号 鈴榮内外國
特許法律事務所内
【氏名又は名称】 河野 哲
【選任した代理人】
【識別番号】 100088683
【住所又は居所】 東京都千代田区霞が関3丁目7番2号 鈴榮内外國
特許法律事務所内
【氏名又は名称】 中村 誠
【選任した代理人】

【識別番号】 100070437
【住所又は居所】 東京都千代田区霞が関3丁目7番2号 鈴榮内外國
特許法律事務所内
【氏名又は名称】 河井 将次

出 願 人 履 歴 情 報

識別番号 [000003078]

1. 変更年月日	1990年 8月22日
[変更理由]	新規登録
住 所	神奈川県川崎市幸区堀川町72番地
氏 名	株式会社東芝